

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-142737

(43)Date of publication of application : 25.05.2001

(51)Int.Cl.

G06F 11/28
G06F 9/46
G06F 12/02
G06F 12/10
G06F 12/14

(21)Application number : 11-319660

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 10.11.1999

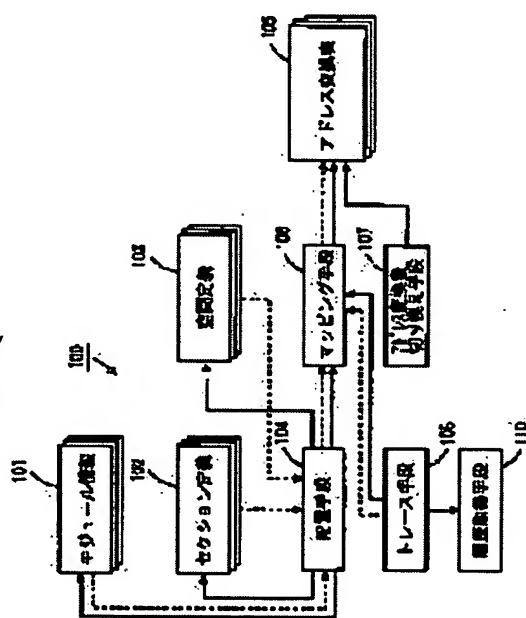
(72)Inventor : TANAKA HIROBUMI

(54) MEMORY MANAGEMENT DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a management device with high maintainability which realizes a reliable system to easily be constituted by allowing necessary tasks to share only necessary modules without modifying a program and disabling others to access a memory directly to prevent the contents of tasks stored in the memory from being broken and which can also monitor specific access to the memory.

SOLUTION: At a request to access a logical address which is not made to correspond to a physical address, a tracing means 108 performs mapping for making the logical address correspond to a physical address. A history of access to the local address which is not made to correspond is written to the physical address. A history acquiring means 110 obtains the history of access from the specific physical address of the memory in response to notification from the tracing means 108.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-142737

(P 2001-142737A)

(43) 公開日 平成13年5月25日 (2001. 5. 25)

(51) Int. Cl. 7	識別記号	F I	メモコード (参考)
G 0 6 F	11/28	G 0 6 F	11/28 A 5B005
	9/46		9/46 3 4 0 F 5B017
	12/02		12/02 5 7 0 D 5B042
	12/10		12/10 H 5B060
	12/14		12/14 3 1 0 K 5B098
審査請求	未請求	請求項の数 7	O L (全 1 6 頁)

(21) 出願番号 特願平11-319660

(22) 出願日 平成11年11月10日 (1999. 11. 10)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 田中 博文

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100098305

弁理士 福島 祥人

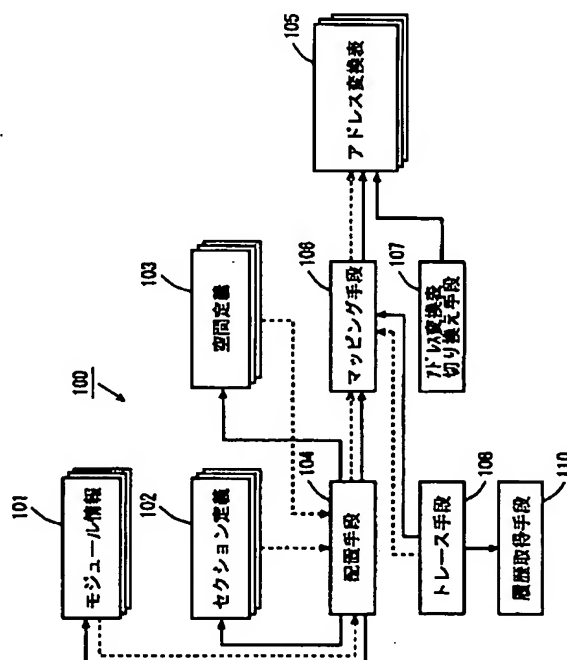
最終頁に続く

(54) 【発明の名称】 メモリ管理装置

(57) 【要約】

【課題】 プログラムを変更することなく必要なモジュールのみ必要なタスク間で共有させ、それ以外はタスク間でメモリに直接アクセスできず、メモリに記憶されているタスクの内容が破壊されるのを防止して信頼性の高いシステムを容易に構成することができ、かつメモリの特定アクセスの監視が行える保守性の高い管理装置を提供する。

【解決手段】 トレース手段 108 は、物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求があった場合、マッピング手段 106 に未対応の論理アドレスを物理アドレスに対応付けるマッピングを行わせる。そして未対応の論理アドレスへのアクセスの履歴がメモリの物理アドレスに書き込まれる。履歴取得手段 110 は、トレース手段 108 からの通知に応じてメモリの所定の物理アドレスからアクセスの履歴を取得する。



【特許請求の範囲】

【請求項 1】 メモリの物理アドレスを複数の論理アドレスへ対応付けるメモリ管理装置であって、複数の論理アドレス空間と複数のモジュールとの対応関係を示す定義に基づいて、複数の論理アドレス空間のそれぞれにモジュールを配置する配置手段と、複数のモジュールの物理アドレスを示すモジュール情報に基づいて、前記配置手段によりモジュールが配置された論理アドレス空間の論理アドレスへ物理アドレスを対応付けるマッピング手段と、

タスクの切り換え指示にตอบสนองして、前記マッピング手段により対応付けられた前記複数の論理アドレス空間の切り換えを行う論理アドレス空間切り換え手段と、前記論理アドレス空間切り換え手段により切り換えられた論理アドレス空間において物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求があった場合に、前記マッピング手段に前記未対応の論理アドレスを前記メモリ第 1 の物理アドレスに対応付けを行わせて前記未対応の論理アドレスへのアクセスを実行させるとともに、前記未対応の論理アドレスへのアクセスの履歴を前記メモリ第 2 の物理アドレスに書き込ませるためのトレース手段と、前記メモリの前記第 2 の物理アドレスからアクセスの履歴を取得する履歴取得手段とを備えたことを特徴とするメモリ管理装置。

【請求項 2】 前記トレース手段は、前記未対応の論理アドレスへのアクセスが終了した後、マッピング手段による前記未対応の論理アドレスと前記第 1 の物理アドレスとの対応付けの解除を行わせることを特徴とする請求項 1 記載のメモリ管理装置。

【請求項 3】 前記トレース手段および前記履歴取得手段を間欠的に起動する管理手段をさらに備えたことを特徴とする請求項 2 記載のメモリ管理装置。

【請求項 4】 前記管理手段は、前記トレース手段および前記履歴取得手段を所定時間ごとに起動することを特徴とする請求項 3 記載のメモリ管理装置。

【請求項 5】 前記トレース手段は、前記管理手段により起動されていないときには、前記配置手段にモジュールの配置を行わせかつ前記マッピング手段に前記未対応の論理アドレスと前記第 1 の物理アドレスとの対応付けを行わせることを特徴とする請求項 3 または 4 記載のメモリ管理装置。

【請求項 6】 前記トレース手段は、物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求として書き込み要求があった場合に、前記第 1 の物理アドレスを前記第 2 の物理アドレスとして用い、前記第 1 の物理アドレスに前記未対応の論理アドレスのアクセスの履歴を書き込むことを特徴とする請求項 1 ～ 5 のいずれかに記載のメモリ管理装置。

【請求項 7】 前記対応関係を示す定義は、前記複数の

論理アドレス空間にそれぞれ所属するセクションを定義する空間定義と、各セクションに所属する一または複数のモジュールを定義するセクション定義とを含み、前記配置手段は、アクセスの履歴を取得する対象のセクションを定義するトレース定義に基づいて、前記トレース定義に定義されているセクションの論理アドレスと前記第 1 の物理アドレスとの対応付けを前記マッピング手段に解除させることが可能でかつ前記トレース定義に定義されたセクションの論理アドレスへ前記第 1 の物理アドレスとの対応付けを前記マッピング手段に実行させることが可能に構成されたことを特徴とする請求項 1 ～ 6 のいずれかに記載のメモリ管理装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、マルチタスクシステムで用いられるメモリ管理装置に関するものである。

【0002】

【従来の技術】 近年、読み出し専用メモリ（ROM）にプログラムコードを配置した、いわゆる組み込み型マイクロコンピュータ制御システムにおいて、対象システムの複雑化に伴いプログラムサイズが増大しており、マルチタスクシステムを構成することが通例となっている。マルチタスクシステムにおいて、あるタスクが他のタスクで用いられる記憶情報を破壊するようなバグを持っている場合、バグの追求は非常に困難なため、解決に膨大な時間を要する。

【0003】 最近の機器組み込み用マイクロプロセッサには、実行段階で機能する保護機構が搭載されつつある。そこで、上記のような問題を解決するため、そのような保護機構を利用して、バグが発生しうるプログラムを非特権モードで動作させ、バグが発生しえないプログラムを特権モードで動作させることによってマルチタスクシステムの誤動作を防止する方法が考えられる。

【0004】 しかし、この方法では各プログラムを特権モードおよび非特権モードのいずれで動作させるかを決定することが困難である。また、同じモードで動作するプログラム同士は互いに破壊することができるため、完全に問題を解決することはできない。

【0005】 また、ワークステーションやパーソナルコンピュータ等のコンピュータの分野では、メモリ管理装置（MMU）を利用して各タスクを別の論理アドレス空間で動作させ、タスク間でメモリに直接アクセスできないようにすることによってこの問題を解決しているものがある。最近の機器組み込み用マイクロプロセッサの中にはメモリ管理装置を搭載しているものもあるため、このようなマイクロプロセッサでは、上記の問題を解決するためにコンピュータと同じようにタスク間でメモリに直接アクセスできないように構成することが考えられる。

【0006】 しかし、組み込み型マイクロコンピュータ

10

20

30

40

50

制御システムでは、多くのタスクがコードやデータを共有して密接に協調して動作するため、機器組み込み用マイクロプロセッサにおいては、別々の論理アドレス空間にタスクを分割することは非常に困難である。

【0007】ただし、同じ問題はコンピュータの分野にも存在し、従来のメモリ管理装置においては、タスク間で直接アクセス可能な共有メモリを実現している。

【0008】図11は例えば特開平7-93210号公報に記載されている共有メモリ管理方式を用いて共有メモリを実現するための従来のメモリ管理装置の構成を示すブロック図である。

【0009】図11に示すメモリ管理装置800は、メモリ領域情報801および空間情報802を保持している。メモリ領域情報801には、メモリ領域を識別するためのメモリ領域識別子とそのメモリ領域識別子が示すメモリ領域のメモリサイズ等のメモリ領域に関する情報とがメモリ領域ごとに記述されている。空間情報802には、論理アドレス空間を識別するための空間識別子とその空間識別子が示す論理アドレス空間に属するメモリ領域とが論理アドレス空間ごとに記述されている。

【0010】このメモリ管理装置800は、アドレス変換表803、マッピング手段804およびアドレス変換表切り換え手段805を備える。マッピング手段804は、アドレス変換表803を作成することによってメモリ領域を論理アドレス空間にマッピングする。アドレス変換表803は、各論理アドレス空間ごとに設けられ、物理アドレスと論理アドレスとの間の変換を行う際に物理アドレスと論理アドレスとの対応関係を指示する。アドレス変換表切り換え手段805は、タスクを切り換える時にアドレス変換表803を切り換えることによって論理アドレス空間を切り換える。

【0011】図11に示す従来のメモリ管理装置800においては、タスクが発行する共有メモリのマッピング要求に応じてマッピング手段804が起動される。マッピング手段804は、マッピングすべき共有メモリについてメモリ領域情報801を参照し、マッピングすべき論理アドレス空間について空間情報802を参照し、そしてアドレス変換表803を作成することによって、共有メモリのメモリ領域を論理アドレス空間にマッピングする。さらに、別のタスクで共有メモリのマッピング要求が発行された場合にも、図9のメモリ管理装置800は、同様の処理を行う。このように、複数のタスク間で共有可能なメモリ領域を論理アドレス空間にマッピングすることによって、アドレス変換表切り換え手段805が論理アドレス空間を切り換えてもメモリ領域を共有することが可能となる。

【0012】

【発明が解決しようとする課題】上記のように構成された従来のメモリ管理装置800においては、タスクからの要求によって確保して共有しているメモリ領域では、

各タスクが動的に確保してアクセスするバッファメモリやデータ構造に関してタスク間で共有できるのみであるため、プログラムで直接記述したコードやデータについては共有することができず、問題の解決にはならない。

【0013】さらに、メモリ管理装置800においては、アドレス変換表803を切り換えて論理アドレス空間を切り換え、かつ共有メモリを複数のタスクが共有しているため、メモリへの特定アクセスの監視が困難である。

10 【0014】本発明の目的は、プログラムを変更することなく必要なモジュールのみ必要なタスク間で共有させ、それ以外はタスク間でメモリに直接アクセスできず、メモリに記憶されているタスクの内容が破壊されるのを防止して信頼性の高いシステムを容易に構築することができ、かつメモリへの特定アクセスの監視が行える保守性の高いメモリ管理装置を提供することである。

【0015】

【課題を解決するための手段】(1)第1の発明

第1の発明に係るメモリ管理装置は、メモリの物理アドレスを複数の論理アドレスへ対応付けるメモリ管理装置であって、複数の論理アドレス空間と複数のモジュールとの対応関係を示す定義に基づいて、複数の論理アドレス空間のそれぞれにモジュールを配置する配置手段と、複数のモジュールの物理アドレスを示すモジュール情報に基づいて、配置手段によりモジュールが配置された論理アドレス空間の論理アドレスへ物理アドレスを対応付けるマッピング手段と、タスクの切り換え指示にตอบสนองして、マッピング手段により対応付けられた複数の論理アドレス空間の切り換えを行う論理アドレス空間切り換え手段と、論理アドレス空間切り換え手段により切り換えられた論理アドレス空間において物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求があった場合に、マッピング手段に未対応の論理アドレスをメモリの第1の物理アドレスに対応付けを行わせて未対応の論理アドレスへのアクセスを実行させるとともに、未対応の論理アドレスへのアクセスの履歴をメモリの第2の物理アドレスに書き込ませるためのトレース手段と、メモリの第2の物理アドレスからアクセスの履歴を取得する履歴取得手段とを備えるものである。

40 【0016】本発明に係るメモリ管理装置においては、配置手段により定義に基づいて複数の論理アドレス空間のそれぞれにモジュールが配置され、配置された論理アドレス空間の論理アドレスへ物理アドレスがモジュール情報に基づいてマッピング手段により対応付けられる。そのため、論理アドレス空間切り換え手段によりタスクの切り換え指示にตอบสนองして論理アドレス空間の切り換えが行われれば、切り換え前後の論理アドレス空間とモジュールとの対応関係がそれぞれ定義に示されているように定まる。したがって、異なるタスクにおいて必要とされる同一のモジュールが定義により異なるタスクに共通

に対応することが示されていればその同一のモジュールは共有することができる。しかし、共有されるモジュール以外のモジュールは、異なるタスクの一方にのみ対応することが定義に示されているので共有されない。それにより、必要なモジュール以外は異なるタスク間でメモリに直接アクセスすることを禁止し、必要なモジュールのみ異なるタスク間で共有させることができる。

【0017】さらに、物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求が契機となって、トレース手段により未対応の論理アドレスでのアクセスの履歴が第2の物理アドレスに書き込まれ、履歴取得手段により第2の物理アドレスへ書き込まれたアクセスの履歴が取得される。それにより、メモリへの特定アクセスを監視することができる。

【0018】(2)第2の発明
第2の発明に係るメモリ管理装置は、第1の発明に係るメモリ管理装置の構成において、トレース手段は、未対応の論理アドレスへのアクセスが終了した後、未対応の論理アドレスと第1の物理アドレスとの対応付けを解除させるものである。

【0019】この場合、トレース手段が繰り返し論理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求を検出して、履歴取得手段が繰り返しアクセスの履歴を取得することができる。

【0020】(3)第3の発明
第3の発明に係るメモリ管理装置は、第2の発明に係るメモリ管理装置の構成において、トレース手段を間欠的に起動する管理手段をさらに備えたものである。

【0021】この場合、トレース手段が間欠的に起動されるため、アクセスの履歴の取得回数を制限して、メモリ管理装置の動作を効率化することができる。

【0022】(4)第4の発明
第4の発明に係るメモリ管理装置は、第3の発明に係るメモリ管理装置の構成において、管理手段は、トレース手段および履歴取得手段を所定時間ごとに起動するものである。

【0023】この場合、所定時間ごとにメモリへの特定アクセスを監視することができる。

【0024】(5)第5の発明
第5の発明に係るメモリ管理装置は、第3または第4の発明に係るメモリ管理装置の構成において、トレース手段は、管理手段により起動されていないときには、配置手段にモジュールの配置を行わせかつマッピング手段に未対応の論理アドレスと第1の物理アドレスへの対応付けを行わせるものである。

【0025】この場合、トレース手段が起動されていないときにも第1の物理アドレスへのアクセスが可能になる。

【0026】(6)第6の発明
第6の発明に係るメモリ管理装置は、第1～第5のい

れかの発明に係るメモリ管理装置の構成において、トレース手段は、物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求として書き込み要求があった場合に、第1の物理アドレスを第2の物理アドレスとして用い、第1の物理アドレスに未対応の論理アドレスのアクセスの履歴を書き込むものである。

【0027】この場合、アクセスの履歴をメモリの第2の物理アドレスに書き込ませるためのトレース手段の機能を簡略化でき、メモリ管理装置を簡素化できる。

10 【0028】(7)第7の発明

第7の発明に係るメモリ管理装置は、第1～第6のいずれかの発明に係るメモリ管理装置の構成において、定義は、複数の論理アドレス空間にそれぞれ所属するセクションを定義する空間定義と、各セクションに所属する一または複数のモジュールを定義するセクション定義とを含み、配置手段は、アクセスの履歴を取得する対象のセクションを定義するトレース定義に基づいて、トレース定義に定義されているセクションの論理アドレスと第1の物理アドレスとの対応付けをマッピング手段に解除させることが可能でかつトレース定義に定義されたセクションの論理アドレスへ第1の物理アドレスとの対応付けをマッピング手段に実行させることが可能に構成されたものである。

【0029】この場合、トレース定義にセクションを定義するという簡単な操作でアクセスの履歴を取得できるようになる。

【0030】

【発明の実施の形態】(実施の形態1)以下、本発明の実施の形態1におけるメモリ管理装置について説明する。図1は、実施の形態1におけるメモリ管理装置の構成を示すブロック図である。

【0031】図1のメモリ管理装置100は、複数のモジュール情報101、複数のセクション定義102および複数の空間定義103を保持している。

【0032】モジュール情報101は、モジュールを識別するためのモジュール識別子と、そのモジュール識別子が示すモジュールのコードやデータのサイズ等のプログラムに関する情報とをモジュールごとに記述している。

40 【0033】また、セクション定義102は、セクションを識別するためのセクション識別子と、そのセクション識別子が示すセクションに所属する1つまたは複数のモジュールを識別するためのモジュール識別子とをセクションごとに定義する。

【0034】さらに、空間定義103は、論理アドレス空間を識別するための空間識別子と、その空間識別子が示す論理アドレス空間に所属する1つまたは複数のセクションを識別するためのセクション識別子と、その空間識別子が示す論理アドレス空間に切り換えるタスクを識別するタスク識別子とを論理アドレス空間ごとに定義す

る。

【0035】メモリ管理装置100は、配置手段104、複数のアドレス変換表105、マッピング手段106、アドレス変換表切り換え手段107、トレース手段108および履歴取得手段110を備える。

【0036】配置手段104は、モジュール情報101とセクション定義102と空間定義103とに基づき、複数の論理アドレス空間のそれぞれに所属するセクションを読み取り、複数の論理アドレス空間のそれぞれのセクションについてモジュールの配置を決定する。すなわち、配置手段104は、複数の論理アドレス空間のそれぞれにおいてモジュールの配置を決定する。

【0037】マッピング手段106は、アドレス変換表105を作成することによって、論理アドレス空間ごとに配置されているモジュールについて論理アドレスと物理アドレスとの対応関係を決定するためのマッピングを行う。

【0038】複数のアドレス変換表105のそれぞれは、複数の論理アドレス空間の中の1つと一対一に対応しており、そのためそれぞれ複数のタスクの中の1つと一対一に対応しており、対応する論理アドレス空間（タスク）における論理アドレスと物理アドレスとの対応関係を示している。

【0039】アドレス変換表切り換え手段107は、タスクの切り換え指示に応じて、アドレス変換表105を切り換える。アドレス変換表105が論理アドレス空間と一対一に対応していることからアドレス変換表105の切り換えは論理アドレス空間の切り換えを意味する。

【0040】トレース手段108は、プログラムの実行中に、アドレス変換表切り換え手段107により切り換えられたアドレス変換表105において物理アドレスに対応付けられていない未対応の論理アドレスへの書き込み要求の有無を検出する。この物理アドレスに対応付けられていない未対応の論理アドレスへの書き込み要求は、物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求の一種であり、このような書き込み要求およびアクセス要求をアクセス例外と呼ぶ。トレース手段108は、未対応の論理アドレスへの書き込み要求を検出すると、未対応の論理アドレスを所定の物理アドレスへのマッピングをマッピング手段106に行わせる。トレース手段108は、物理アドレスへの書き込みが終了した後、マッピング手段106に所定の物理アドレスと論理アドレスとのマッピングを解除させる。

【0041】履歴取得手段110は、アクセス例外の発生の通知に応じて、所定の物理アドレスに新たに書き込まれたアクセスの履歴を取得する。

【0042】本実施の形態では、アドレス変換表105およびアドレス変換表切り換え手段107は論理アドレス空間切り換え手段に相当し、セクション定義102お

よび空間定義103が対応関係を示す定義に相当する。

【0043】なお、配置手段104、マッピング手段106、アドレス変換表切り換え手段107、トレース手段108および履歴取得手段110は、CPU（中央演算処理装置）がROM（リードオンリメモリ）等の記憶装置に記憶されたプログラムをRAM（ランダムアクセスメモリ）等のメモリ上で実行することにより実現される。また、モジュール情報101、セクション定義102および空間定義103は、ファイルとしてROM、ハードディスク装置等の記憶装置に予め記憶される。さらに、アドレス変換表105は、マッピング手段106により作成された後、RAM、ハードディスク装置等の記憶装置に格納される。

【0044】図2は、メモリ管理装置100が保持しているモジュール情報101、セクション定義102および空間定義103の一例を示す概念図である。図3は、メモリ管理装置100が行ったマッピングの一例を示す概念図である。

【0045】メモリ管理装置100は、図2のモジュール情報101には、「モジュール1」、「モジュール2」および「モジュール3」というモジュールをそれぞれ示すモジュール識別子211～213と、各モジュール識別子211～213が示すモジュールのコードアドレス、コードサイズ、データアドレスおよびデータサイズとが記述されている。

【0046】セクション定義102には、「セクション1」、「セクション2」および「セクション3」というセクションをそれぞれ示すセクション識別子221～223と、各セクション識別子221～223が示すセクションにそれぞれ属する「モジュール1」、「モジュール2」および「モジュール3」というモジュールをそれぞれ示すモジュール識別子211～213とが定義されている。

【0047】空間定義103には、「空間1」および「空間2」という論理アドレス空間をそれぞれ示す空間識別子231、232と、各空間識別子231、232が示す論理アドレス空間に属する「セクション1」、「セクション2」および「セクション3」というセクションをそれぞれ示すセクション識別子221～223と、各空間識別子231、232が示す論理アドレス空間が属する「タスク1」および「タスク2」というタスクをそれぞれ示すタスク識別子241、242とが定義されている。

【0048】図2に示すモジュール情報101とセクション定義102と空間定義103とを用いて、空間識別子231、232で示される「空間1」および「空間2」という論理アドレス空間について、それぞれ表1および表2に示すアドレス変換表を作成することによって、図3に示すマッピングを行う。ただし、アクセス例外が発生していないときには、表2の点線で囲まれた論

理アドレス「0x31000000」と物理アドレス「0x90008000」とのマッピングは行われていない。

【0049】

【表1】

論理アドレス	物理アドレス
0x10000000	0x80000000
0x11000000	0x80001000
0x20000000	0x90000000
0x21000000	0x90001000

【0050】

【表2】

論理アドレス	物理アドレス
0x11000000	0x80001000
0x12000000	0x80002000
0x21000000	0x90001000
0x22000000	0x90002000
0x31000000	0x90008000

【0051】なお、図3においては、2つの論理アドレス空間L A、L Bと物理アドレス空間P Sとの対応関係が示されている。本例では、論理アドレス空間L Aが「空間1」に相当し、論理アドレス空間L Bが「空間2」に相当する。

【0052】次に、メモリ管理装置100の動作について説明する。メモリ管理装置100はシステム初期化時に、図3に示すマッピングを行うために配置手段104を起動する。起動された配置手段104は、さらにマッピング手段106を起動する。

【0053】配置手段104は、空間定義103を参照し、空間識別子231により示される「空間1」という論理アドレス空間にセクション識別子221により示される「セクション1」が所属することを読み取る。

【0054】次に配置手段104は、セクション定義102を参照し、セクション識別子221により示される「セクション1」にモジュール識別子211により示される「モジュール1」が所属することを読み取る。

【0055】さらに、配置手段104は、モジュール情報101を参照し、モジュール識別子211により示される「モジュール1」のコードアドレス、コードサイズ、データアドレスおよびデータサイズを読み取る。そして、配置手段104は、モジュール識別子211により示される「モジュール1」のコードアドレスおよびデ

ータアドレスを、空間識別子231により示される「空間1」という論理アドレス空間上に配置する。それにより、「モジュール1」が「空間1」に配置される。

【0056】次に、配置手段104は、空間識別子231により示される「空間1」という論理アドレス空間にセクション識別子222により示される「セクション2」が所属することを読み取り、「セクション1」の場合と同様に、空間定義103とセクション定義102とモジュール情報101に基づき、モジュール識別子212により示される「モジュール2」のコードアドレスとデータアドレスとを空間識別子231により示される「空間1」という論理アドレス空間上に配置する。それにより、「モジュール2」が「空間1」に配置される。

【0057】同様に、配置手段104は、空間定義103を参照し、空間識別子232により示される「空間2」という論理アドレス空間にセクション識別子222により示される「セクション2」が所属することを読み取り、空間定義103とセクション定義102とモジュール情報101に基づき、モジュール識別子212に示される「モジュール2」のコードアドレスとデータアドレスとを空間識別子232により示される「空間2」という論理アドレス空間上に配置する。それにより、「モジュール2」が「空間2」に配置される。

【0058】また、配置手段104は、空間定義103を参照し、空間識別子232により示される「空間2」という論理アドレス空間にセクション識別子223により示される「セクション3」が所属することを読み取り、空間定義103とセクション定義102とモジュール情報101に基づき、モジュール識別子213により示される「モジュール3」のコードアドレスとデータアドレスとを空間識別子232により示される「空間2」という論理アドレス空間上に配置する。それにより、「モジュール3」が「空間2」に配置される。

【0059】マッピング手段106は、空間識別子231により示される「空間1」という論理アドレス空間において、配置手段104によってコードアドレスおよびデータアドレスが配置された論理アドレスに物理アドレスを対応させ、表1に示すアドレス変換表105を作成する。

【0060】次に、マッピング手段106は、空間識別子232により示される「空間2」という論理アドレス空間において、配置手段104によってコードアドレスおよびデータアドレスが配置された論理アドレスに物理アドレスを対応させ、表2に示すアドレス変換表105を作成する。

【0061】上記の場合、「空間1」および「空間2」の両方にモジュール識別子212により示される「モジュール2」が所属しているので、配置手段104は、論理アドレス空間L Aの論理アドレス「0x11000000」および「0x21000000」に「モジュール

2」のコードアドレスおよびデータアドレスをそれぞれ配置する。それにより、マッピング手段106は、物理アドレス「0x80001000」を論理アドレス空間LAの論理アドレス「0x11000000」および論理アドレス空間LBの論理アドレス「0x11000000」へマッピングする。

【0062】同様に、マッピング手段106は、物理アドレス「0x90001000」を論理アドレス空間LAの論理アドレス「0x21000000」および論理アドレス空間LBの論理アドレス「0x21000000」へマッピングする。

【0063】このように、図3の論理アドレス空間LA、LBと物理アドレス空間PSとの対応関係が決定される。

【0064】マッピング手段106は、これらアドレス変換表105を作成する際に、空間定義103を参照してタスクと論理アドレス空間との関連づけを行っている。アドレス変換表切り換え手段107は、表1が「タスク1」に対応し、表2が「タスク2」に対応するという情報を保持している。

【0065】システム初期化終了後、アドレス変換表切り換え手段107は、タスクの切り換え指示に応じて、表1および表2に示したようなアドレス変換表105の切り換えを行う。

【0066】例えば、タスク識別子241により示される「タスク1」を行った後に、タスク識別子242により示される「タスク2」を行う場合、アドレス変換表切り換え手段107は、アドレス変換表105を、空間識別子231により示される「空間1」という論理アドレス空間に対応した表1から空間識別子232により示される「空間2」という論理アドレス空間に対応した表2へと切り換える。つまり、アドレス変換表切り換え手段107は、アドレス変換表105を切り換えることによって、「空間1」から「空間2」への切り換えを行っている。

【0067】本実施の形態のメモリ管理装置100によれば、配置手段104およびマッピング手段106によって、「空間1」および「空間2」という異なる論理アドレス空間に所属する同一の「モジュール2」が同一の物理アドレスに割り付けられるように、論理アドレス空間ごとにマッピングが行われる。それにより、タスクの切り換えに応じてアドレス変換表切り換え手段107が「空間1」および「空間2」の切り換えを行っても「モジュール2」を共通に使用することができる。つまり、メモリ管理装置100では、タスク識別子241により示される「タスク1」およびタスク識別子242により示される「タスク2」のような互いに異なる2つのタスクが同一の「モジュール2」を共有することができる。

【0068】次にメモリへのアクセスの履歴の取得について説明する。図1のトレース手段108は、プログラ

ムの実行中に、物理アドレス空間PSにマッピングされていない論理アドレスへの書き込み要求（アクセス例外）を検出する。例えば、アドレス変換表切り換え手段107により表2のアドレス変換表105が選択されていて、論理アドレス「0x31000000」に書き込み要求があった場合に、トレース手段108は論理アドレス「0x31000000」というマッピングされていない論理アドレスに書き込み要求があったこと（アクセス例外）を検出する。

【0069】トレース手段108は、アクセス例外を検出すると、マッピングされていない論理アドレスを物理アドレス空間PSの所定の物理アドレスにマッピング手段106によりマッピングさせる。例えば、マッピング手段106が、物理アドレス空間PSの物理アドレス「0x90008000」に論理アドレス「0x31000000」をマッピングする。そして、トレース手段108は、論理アドレスへの書き込み要求を実行させる。例えば、論理アドレス「0x31000000」への書き込み命令を実行させる。それにより、物理アドレス「0x90008000」に何らかのデータの書き込みが行われる。

【0070】その後、トレース手段108は、書き込み要求に応じてマッピングした物理アドレスと論理アドレスとのマッピングをマッピング手段106に解除させる。例えば、物理アドレス「0x90008000」と物理アドレス「0x31000000」とのマッピングをマッピング手段106に解除させる。それにより、再び論理アドレス「0x31000000」に書き込み要求があった場合にトレース手段108によりアクセス例外を検出することができる。

【0071】アクセスの履歴の取得は、履歴取得手段110が予め定められている物理アドレスの内容を読み出すことにより行われる。アクセスの履歴が書き込まれる物理アドレスは予め定められているので、履歴取得手段110は、マッピングが解除されてもアクセスの履歴を取得できる。例えば、所定の物理アドレス「0x90008000」に書き込まれるデータが論理アドレス「0x31000000」への書き込み要求の有無を示すフラグである場合には、物理アドレス「0x90008000」のデータを読み出すことにより論理アドレス「0x31000000」へのアクセスの有無を監視することができる。

【0072】また、所定の物理アドレス「0x90008000」に書き込まれるデータが論理アドレス「0x31000000」への書き込み要求の回数を示すカウンタ値である場合には、物理アドレス「0x90008000」のデータを読み出すことにより論理アドレス「0x31000000」へのアクセス回数を監視することができる。このような書き込みを行わせるために、プログラム中に、論理アドレス「0x31000000

0」へフラグの書き込みを行う命令やカウント値の書き込みを行う命令を記述しておく。

【0073】本実施の形態のメモリ管理装置100によれば、未対応の論理アドレス「0x31000000」へのアクセス要求が契機となって、トレース手段108により論理アドレス「0x31000000」へのアクセスの履歴が物理アドレス「0x90008000」へ書き込まれたときに、履歴取得手段110が論理アドレス「0x31000000」へのアクセスの履歴を物理アドレス「0x90008000」から取得して、メモリへの特定アクセスを監視することができる。それにより、メモリ管理装置100の保守性を高めることができる。

【0074】なお、図2では、「モジュール1」～「モジュール3」と「セクション1」～「セクション3」とが一对一で対応する場合について説明したが、図4に示すようにセクション識別子224により示される1つの「セクション4」にモジュール識別子211、212により示される複数の「モジュール1」および「モジュール2」が対応し、セクション識別子225により示される1つの「セクション5」にモジュール識別子212、213により示される複数の「モジュール2」および「モジュール3」が対応し、セクション識別子226により示される「セクション6」にモジュール識別子214により示される「モジュール4」が対応するように構成することができる。

【0075】例えば「セクション4」を特権モードで取り扱われるモジュールの集合と定義し、別の「セクション5」を非特権モードで取り扱われるモジュールの集合と定義することにより、「セクション4」および「セクション5」で「モジュール2」の取り扱い規定を別々に設けることができる。それにより、同じ機能を持ちながら異なる取り扱い規定としなければならないモジュールを、空間識別子233、234によりそれぞれ示される「空間3」および「空間4」という論理アドレス空間において、タスク識別子243、244により示される「タスク3」および「タスク4」の間で共有することができる。

【0076】（実施の形態2）図5は本発明の実施の形態2におけるメモリ管理装置の構成を示すブロック図である。

【0077】図5に示すメモリ管理装置300は、配置手段304、複数のアドレス変換表105、マッピング手段306、アドレス変換表切り換え手段107およびトレース手段308を備える。

【0078】図5のメモリ管理装置300は、図1のメモリ管理装置100と同様に、複数のモジュール情報101、複数のセクション定義102および複数の空間定義103を保持している。メモリ管理装置300は、図1のメモリ管理装置100と異なり、トレース定義30

9を保持している。

【0079】メモリ管理装置300は、トレース定義309を保持しており、配置手段304、マッピング手段306およびトレース手段308の機能がメモリ管理装置100の配置手段104、マッピング手段106およびトレース手段108と相違する。

【0080】トレース定義309は、トレースを識別するためのトレース識別子と、そのトレース識別子が示すセクションに所属する1つまたは複数のセクションを識別するためのセクション識別子とを定義する。

【0081】配置手段304は、モジュール情報101とセクション定義102と空間定義103とに基づき、複数の論理アドレス空間のそれぞれに所属するセクションを読み取り、複数の論理アドレス空間のそれぞれのセクションについてモジュールの配置を決定する。また、配置手段304は、後述するトレース手段308からのアクセス例外の検出の通知を受けて、セクション定義102とモジュール情報101と空間定義103とに基づき、アドレス変換表105に対応する論理空間にアクセス要求の出ているセクションのモジュールを配置し、後述するマッピング手段306にマッピングさせる。さらに、配置手段304は、トレース定義309に基づいて、マッピングを解除すべきセクションを後述するマッピング手段306に指示する。

【0082】マッピング手段306は、アドレス変換表105を作成することによって、配置手段304により論理アドレス空間ごとに配置されているモジュールについて論理アドレスと物理アドレスとの対応関係を決定するためのマッピングを行う。また、マッピング手段306は、配置手段304からの指定されたセクションの論理アドレスと物理アドレスとの対応関係を解除する。

【0083】トレース手段308は、プログラムの実行中に、物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求（アクセス例外）を検出する。未対応の論理アドレスへのアクセス要求には、メモリへの書き込み要求以外にメモリからの読み出し要求が含まれる。トレース手段308は、アクセス例外を検出すると、アクセス例外を検出したことを配置手段304に通知する。また、トレース手段308は、未対応の論理アドレスへのアクセスを行うステップ実行の終了を検出して、配置手段304にマッピングの解除を指示する。

【0084】履歴取得手段110は、トレース手段308から与えられるアクセス例外の発生にに応じて、マッピング手段306がマッピングを解除する前に、マッピング手段306のマッピングにより未対応の論理アドレスへ対応付けられた物理アドレスからアクセス履歴を取得する。

【0085】なお、配置手段304、マッピング手段306、トレース手段308および履歴取得手段310

は、CPUがROM等の記憶装置に記憶されたプログラムをRAM等のメモリ上で実行することにより実現される。また、トレース定義309は、ファイルとしてROM、ハードディスク装置等の記憶装置に予め記憶される。

【0086】図6は、メモリ管理装置300が保持しているモジュール情報101、セクション定義102、空間定義103およびトレース定義309の構成を示す概念図である。図7はメモリ管理装置300が行ったマッピングの一例を示す概念図である。

【0087】図6のモジュール情報101、セクション定義102および空間定義103の構成は図2のモジュール情報101、セクション定義102および空間定義103と同様である。トレース定義309には、「トレース1」というトレースを示すトレース識別子250と、「トレース1」に属する「セクション3」というセクションを示すセクション識別子251が定義されている。

【0088】図6に示すモジュール情報101、セクション定義102および空間定義103を用いて空間識別子231、232で示される「空間1」および「空間2」という論理アドレス空間について、それぞれ表3および表4に示すアドレス変換表を作成することによって図7に示すマッピングを行う。ただし、表4の点線で囲まれた論理アドレス「0x12000000」と物理アドレス「0x80002000」とのマッピング、および論理アドレス「0x22000000」と物理アドレス「0x90002000」とのマッピングはアクセス例外が発生していない状態では解除されている。

【0089】

【表3】

論理アドレス	物理アドレス
0x10000000	0x80000000
0x11000000	0x80001000
0x20000000	0x90000000
0x21000000	0x90001000

【0090】

【表4】

論理アドレス	物理アドレス
0x11000000	0x80001000
0x21000000	0x90001000
0x12000000	0x80002000
0x22000000	0x90002000

10 【0091】なお、図7における2つの論理アドレス空間LA、LBと「空間1」、「空間2」との対応関係は図3の場合と同様である。

【0092】次に、メモリ管理装置300の動作について説明する。メモリ管理装置300はシステム初期化時に、図7に示すマッピングを行うために配置手段304を起動する。起動された配置手段304は、さらにマッピング手段306を起動する。配置手段304およびマッピング手段306は、まず図1のメモリ管理装置100と同様にして、図3に示すマッピングを行う。

20 【0093】次に、配置手段304は、トレース定義309を参照し、トレース識別子250により示される「トレース1」というトレースにセクション識別子251により示される「セクション3」が所属することを読み取る。

【0094】配置手段304は、空間定義103を参照し、「空間2」に「セクション3」が所属することを読み取る。次に、配置手段304は、セクション定義102を参照し、「セクション3」に「モジュール3」が所属することを読み取る。さらに、配置手段304は、モジュール情報101を参照し、「モジュール3」のコードアドレスをデータアドレスならびにコードサイズおよびデータサイズを読み取る。それにより、解除すべき物理アドレスが配置手段304に認識される。そして、配置手段304は、「セクション3」についての論理アドレスと物理アドレスとの解除をマッピング手段306に指示する。

40 【0095】次に、マッピング手段306は配置手段304からの指示に応じ、表2に示す論理アドレス「0x12000000」と物理アドレス「0x80002000」との対応付けおよび論理アドレス「0x22000000」と物理アドレス「0x90002000」との対応付けを解除して、論理アドレス「0x11000000」と物理アドレス「0x80001000」とのマッピングおよび論理アドレス「0x21000000」と物理アドレス「0x90001000」とのマッピングを残して表4に示すアドレス変換表を作成する。

【0096】システム初期化終了後、メモリ管理装置300のアドレス変換表切り換え手段107がタスクの切り換え指示に応じて、表3および表4に示したようなアドレス変換表105の切り換えを行ってタスクの切り換

えを行うのは、図1のメモリ管理装置100と同様である。

【0097】本実施の形態のメモリ管理装置300によれば、図1のメモリ管理装置100と同様に、タスク識別子241により示される「タスク1」およびタスク識別子242により示される「タスク2」のような互いに異なる2つのタスクが同一の「モジュール2」を共有することができる。

【0098】次にメモリへのアクセス履歴の取得について説明する。図5のトレース手段308は、プログラム実行中に、マッピングされていない論理アドレスに書き込み要求があったこと（アクセス例外）を検出する。例えば、アドレス変換表切り換え手段107により表4のアドレス変換表105が選択されていて、「セクション3」の論理アドレスへの書き込み要求があった場合にトレース手段308はアクセス例外を検出する。

【0099】トレース手段308は、アクセス例外を検出すると、マッピングされていない「セクション3」についてのマッピングを配置手段304に指示する。配置手段304は、「空間2」において、セクション定義102およびモジュール情報101に基づき、「セクション3」の配置を行う。その後、配置手段304は、マッピング手段306を起動して、配置手段304が行った「セクション3」の配置に基づいて、「セクション3」のマッピングを行わせる。例えば、マッピング手段306は、図7に示すように論理アドレス「0x12000000」を物理アドレス「0x80002000」にマッピングするとともに「0x22000000」を物理アドレス「0x90002000」にマッピングする。そして、「モジュール3」のステップ実行により、「モジュール3」の実行を示すフラグが物理アドレス「0x90002000」に書き込まれる。

【0100】トレース手段308は、アクセス例外が発生したことを履歴取得手段310に通知する。履歴取得手段310は、マッピング手段306が行ったマッピングに基づいて、物理アドレス「0x90002000」から「モジュール3」の実行を示すフラグを取得する。

【0101】その後、トレース手段308は、「セクション3」のマッピングの解除を配置手段304に指示する。配置手段304は、マッピング手段306に「セクション3」のマッピングを解除させる。それにより、新たに「セクション3」の論理アドレスにアクセス要求があった場合に、トレース手段308は、アクセス例外を検出することができる。

【0102】本実施の形態のメモリ管理装置300によれば、「セクション3」の未対応の論理アドレスへのアクセス要求が契機となって、トレース手段308により「セクション3」の論理アドレスへのアクセスの履歴が物理アドレス「0x90002000」へ書き込まれたときには、履歴取得手段310が「セクション3」の論

理アドレスへのアクセスの履歴を物理アドレスから取得して、メモリへの特定アクセスを監視することができる。それにより、メモリ管理装置300の保守性を高めることができる。

【0103】（実施の形態3）図8は本発明の実施の形態3におけるメモリ管理装置の構成を示すブロック図である。

【0104】図8に示すメモリ管理装置400は、配置手段304、複数のアドレス変換表105、マッピング手段306、アドレス変換表107、トレース手段408および履歴取得手段410を備える。

【0105】図8のメモリ管理装置400は、図5のメモリ管理装置300と同様に、複数のモジュール情報101、複数のセクション定義102、複数の空間定義103およびトレース定義309を保持している。

【0106】メモリ管理装置400は、トレース手段408および履歴取得手段410の機能が図5に示すメモリ管理装置300と異なっている。メモリ管理装置400において、トレース手段408および履歴取得手段410以外の構成はメモリ管理装置300と同様である。

【0107】トレース手段408は、プログラムの実行中に物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求（アクセス例外）を検出する。トレース手段408は、アクセス例外を検出すると、配置手段304にトレース定義309を参照させ、アクセス要求の出ているセクションについて、モジュール情報101とセクション定義102と空間定義103とに基づき、配置手段104に現在用いられているアドレス変換表105に対応する論理空間にアクセス要求の出ているセクションのモジュールを配置させる。

【0108】また、トレース手段408は、未対応の論理アドレスへのアクセスを行うステップ実行の終了を検出して配置手段304にマッピング解除を指示するとともに、所定の物理アドレスへアクセスの履歴を書き込む。

【0109】履歴取得手段410はトレース手段408から与えられるアクセス例外の発生にตอบสนองして、トレース手段308がアクセスの履歴を書き込んだ所定の物理アドレスからアクセスの履歴を取得する。

【0110】なお、トレース手段408および履歴取得手段410は、CPUがROM等の記憶装置に記憶されたプログラムをRAM等のメモリ上で実行することにより実現される。

【0111】メモリ管理装置400は、図6に示す構成を有するモジュール情報101、セクション定義102、空間定義103およびトレース定義309を保持している。図9は、メモリ管理装置400が行ったマッピングの一例を示す概念図である。

【0112】表3および表4に示すアドレス変換表を作成することによって、図9に示すマッピングが行われる

のは、メモリ管理装置300の場合と同様である。

【0113】次に、メモリ管理装置400の動作について説明する。メモリ管理装置400はシステム初期化時に、図9に示すマッピングを行うために配置手段304を起動する。起動された配置手段304は、さらにマッピング手段306を起動する。配置手段304およびマッピング手段306は、図5のメモリ管理装置300と同様に、図9に示すマッピングを行う。

【0114】次に、配置手段304は、モジュール情報101、セクション定義102、空間定義103および

【0115】システム初期化終了後、メモリ管理装置400のアドレス変換表切り換え手段107がタスクの切り換え指示に応じて、表3および表4に示したようなアドレス変換表の切り換えを行ってタスクの切り換えを行うのは、図5のメモリ管理装置300と同様である。

【0116】本実施の形態のメモリ管理装置400によれば、図5のメモリ管理装置300と同様に、タスク識別子241により「タスク1」およびタスク識別子242により示される「タスク2」のような互いに異なる2つのタスクが同一の「モジュール2」を共有することができる。

【0117】次にメモリへのアクセス履歴の取得について説明する。図8のトレース手段408は、アクセス例外の検出を行う。例えば、アドレス変換表切り換え手段107により表4のアドレス変換表105が選択されていて、「セクション3」の論理アドレスにアクセスの要求があった場合に、トレース手段408は、マッピング

【0118】トレース手段408は、アクセス例外を検出すると、マッピングされていない「セクション3」についてのマッピングを配置手段304に指示する。配置手段304は、「空間2」において、セクション定義102およびモジュール情報101に基づき、「セクション3」の配置を行う。その後、配置手段304は、マッピング手段306を起動して、配置手段304が行った「セクション3」の配置に基づいて、「セクション3」

【0119】トレース手段308は、「モジュール3」のステップ実行を監視し、「モジュール3」のアクセスの履歴を所定の物理アドレスに書き込む。例えば図9の物理アドレス空間PSの物理アドレス「0x90009000」に書き込む。

【0120】トレース手段408は、アクセス例外に応じてアクセスの履歴の書き込みを行ったことを履歴取得手段410に通知する。履歴取得手段410は、トレース手段408がアクセスの履歴を書き込んだ物理アドレ

ス「0x90009000」からアクセスの履歴を取得する。トレース手段408が書き込むアクセスの履歴としては、例えば、アクセス例外が発生したか否かのフラグやアクセス例外の回数を示すカウンタ値、アクセス例外が発生したプログラム（命令）、アクセス例外が発生した時刻、あるいはアクセス例外が発生した時点での何らかの状態変数等がある。

【0121】その後、トレース手段408は、「セクション3」のマッピングの解除を配置手段304に指示する。配置手段304は、マッピング手段306に「セクション3」のマッピングを解除させる。それにより、新たに「セクション3」の論理アドレスにアクセス要求があった場合に、トレース手段408はアクセス例外を検出することができる。

【0122】本実施の形態のメモリ管理装置400によれば、「セクション3」の未対応の論理アドレスへのアクセス要求が契機となって、トレース手段408により「セクション3」の論理アドレスへのアクセスの履歴が物理アドレス「0x90009000」へ書き込まれたときには、履歴取得手段410が「セクション3」の論理アドレスへのアクセスの履歴を物理アドレス「0x90009000」から取得して、メモリへの特定アクセスを監視することができる。それにより、メモリ管理装置400の保守性を高めることができる。

【0123】なお、配置手段304が、マッピング手段306にマッピングを解除させる際に、マッピングを解除する物理アドレスと論理アドレスとの対応関係を記憶しておくことによって、再度マッピングする際に物理アドレスと論理アドレスとの対応関係が前回のマッピングと同じになるようにしてもよい。

【0124】なお、上記の実施の形態においては、ステップ実行完了後にアクセスの履歴の取得を行ったが、ステップ実行のための命令発行前にアクセスの履歴の取得を行ってもよい。

【0125】また、トレース定義309に定義されたセクションへのアクセスは必ずトレースするように構成しているが、トレースを選択的に行ってもよい。例えば、トレース定義に条件を加え、トレース手段408がトレース定義の条件が真の場合のみトレース領域への書き込みを行うようにしてもよい。例えば、未対応の論理アドレスにアクセスしてステップ実行を行う命令をランクづけして、所定のランク以上の命令を実行する場合のみトレースするようにするという条件を加える。

【0126】（実施の形態4）図10は本発明の実施の形態4におけるメモリ管理装置の構成を示すブロック図である。

【0127】図10に示すメモリ管理装置600は、配置手段304、複数のアドレス変換表105、マッピング手段306、アドレス変換表切り換え手段107、トレース手段608、履歴取得手段410および時間管理

手段611を備える。

【0128】図10のメモリ管理装置600は、図8のメモリ管理装置400と同様に、複数のモジュール情報101、複数のセクション定義102、複数の空間定義103およびトレース定義309を保持している。

【0129】図10のメモリ管理装置600は、トレース手段608の機能がメモリ管理装置400のトレース手段408の機能と異なっている。また、メモリ管理装置600は、時間管理手段611を備えている点がメモリ管理装置400と異なっている。

【0130】時間管理手段611は、後述するトレース手段608および履歴取得手段410を所定時間ごとに繰り返し起動する。トレース手段608は、時間管理手段611により起動されると、配置手段304に対してトレース定義309に定義されているセクションのマッピングの解除を指示する。そして、トレース手段608は、プログラムの実行中に、物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求（アクセス例外）を検出する。トレース手段608は、アクセス例外を検出すると、配置手段304にトレース定義309を参照させ、セクション定義102とモジュール情報101と空間定義103に基づき、配置手段304に現在用いられているアドレス変換表105に対応する論理空間にアクセス要求の出ているセクションのモジュールを配置させる。トレース手段608は、アクセスの履歴を所定の物理アドレスに書き込むとともに配置手段304にマッピングの解除を指示する。

【0131】また、トレース手段608は、時間管理手段611がトレース手段608に対してアクセスの履歴の取得の中止を指示すると、配置手段304に対してトレース定義309に定義されているセクションのマッピングを指示する。

【0132】履歴取得手段410は、トレース手段608から与えられるアクセスの例外の発生に応じ、トレース手段608がマッピングを解除する前に、トレース手段608がアクセスの履歴を書き込んだ物理アドレスからアクセスの履歴を取得する。

【0133】本実施の形態において、時間管理手段611が管理手段に相当する。なお、トレース手段608および時間管理手段611は、CPUがROM等の記憶装置に記憶されたプログラムをRAM等のメモリ上で実行することにより実施される。

【0134】次に、メモリ管理装置600の動作について説明する。メモリ管理装置600は、時間管理手段611がトレース手段608を起動してトレースの履歴を取得する状態になっている場合には、図8のメモリ管理装置400と同様の動作を行い、時間管理手段611によりトレース手段608が起動されていない場合には、図1のトレース手段108がアクセスの履歴の取得を行わない場合と同様の動作を行う。

【0135】本実施の形態のメモリ管理装置600においても、図1のメモリ管理装置100と同様に、タスク識別子241により示される「タスク1」およびタスク識別子242により示される「タスク2」のような互いに異なる2つのタスクが同一の「モジュール2」を共有することができる。また、マッピングの解除をアクセス要求があるごとに常に行うのではなく、時間管理手段611がトレース手段608を起動しているときだけ行い、メモリ管理装置600が効率よく動作する。なお、上記の実施の形態においては、所定の時間ごとにマッピングを解除するようにしたが、時間以外の別の要素をトリガとして利用して間欠的にトレース手段608および履歴取得手段410を起動してもよい。

【0136】なお、実施の形態1〜4のメモリ管理装置100、300、400、600においては、配置手段104、304によって、共有するモジュールを異なる論理アドレス空間における同一論理アドレスに配置して同一のモジュールの論理アドレスを同一の物理アドレスに割り付けているが、共有するモジュールを異なる論理アドレス空間における異なる論理アドレスに配置して同一のモジュールの論理アドレスを同一の物理アドレスに割り付けるようにしてもよい。

【0137】また、実施の形態1〜4においては、モジュール情報101にプログラムのコードおよびデータのみに関する情報が記述されている場合について示したがスタックや初期値を有するデータ等の情報が記述されていてもよく、これらの情報をマッピングすることができる。

【0138】

【発明の効果】本発明に係るメモリ管理装置によれば、必要なモジュール以外は異なるタスク間でメモリに直接アクセスすることを禁止し、必要なモジュールのみ異なるタスク間で共有させることができる。さらに、物理アドレスに対応付けられていない未対応の論理アドレスへのアクセス要求を契機として、メモリへの特定アクセスを監視することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1によるメモリ管理装置の構成を示すブロック図

【図2】図1のメモリ管理装置が保持するモジュール情報とセクション定義と空間定義の一例を示す概念図

【図3】図1のメモリ管理装置が行うマッピングの一例を示す概念図

【図4】図1のメモリ管理装置が保持するモジュール情報とセクション定義と空間定義の他の例を示す概念図

【図5】本発明の実施の形態2によるメモリ管理装置の構成を示すブロック図

【図6】図5のメモリ管理装置が保持するモジュール情報とセクション定義と空間定義とタスク定義の一例を示す概念図

【図 7】図 5 のメモリ管理装置が行うマッピングの一例を示す概念図

【図 8】本発明の実施の形態 3 によるメモリ管理装置の構成を示すブロック図

【図 9】図 8 のメモリ管理装置が行うマッピングの一例を示す概念図

【図 10】本発明の実施の形態 4 によるメモリ管理装置の構成を示すブロック図

【図 11】従来のメモリ管理装置の構成を示すブロック図

【符号の説明】

100, 300, 400, 600 メモリ管理装置

101 モジュール情報

102 セクション定義

103 空間定義

104, 304 配置手段

105 アドレス変換表

106, 306 マッピング手段

107 アドレス変換表切り換え手段

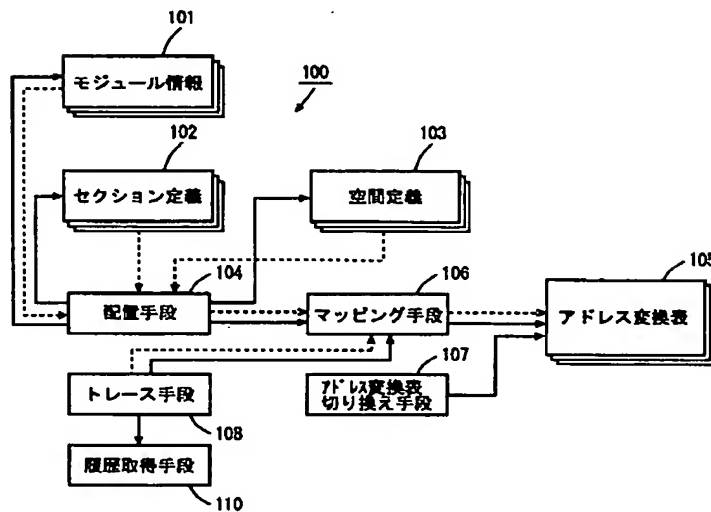
108, 308, 408, 608 トレース手段

110, 310, 410 履歴取得手段

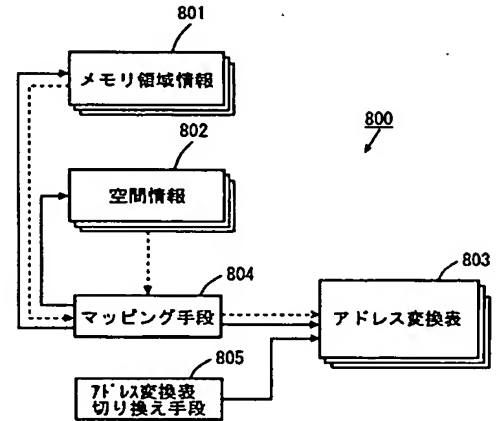
10 309 トレース定義

611 時間管理手段

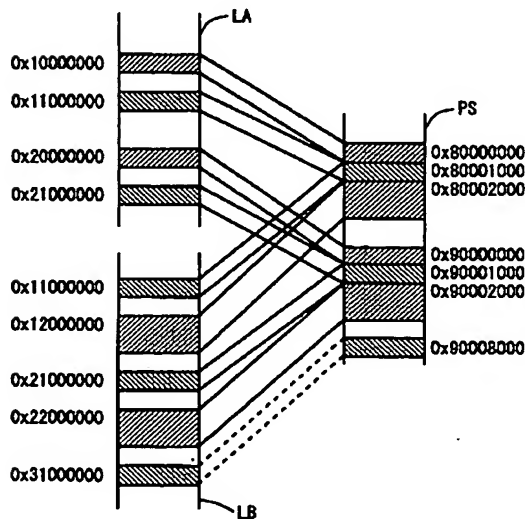
【図 1】



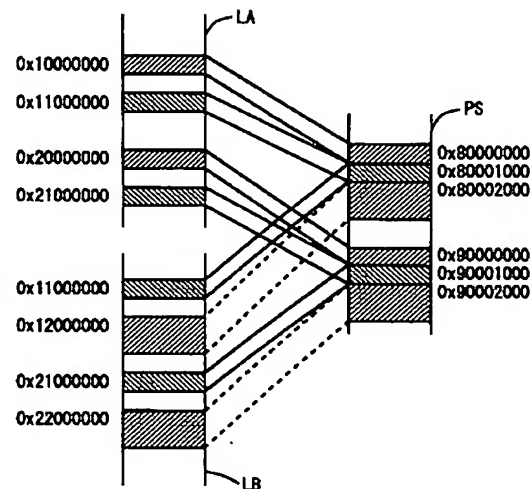
【図 11】



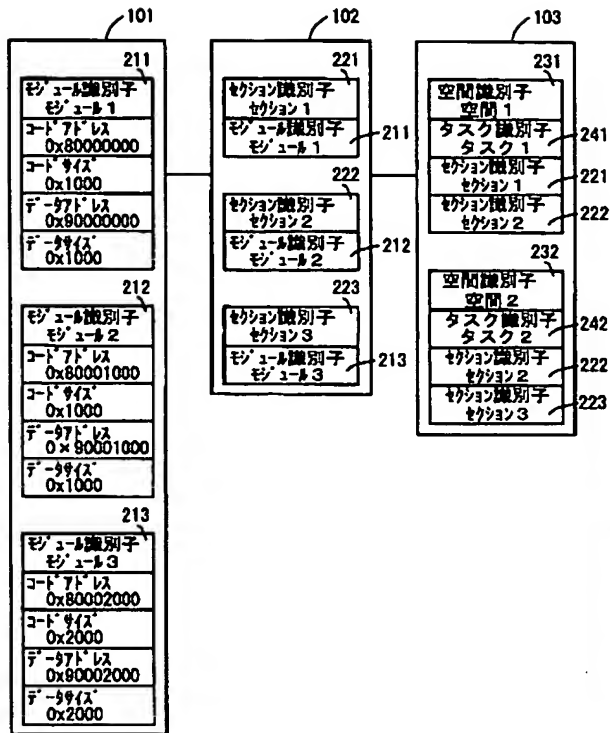
【図 3】



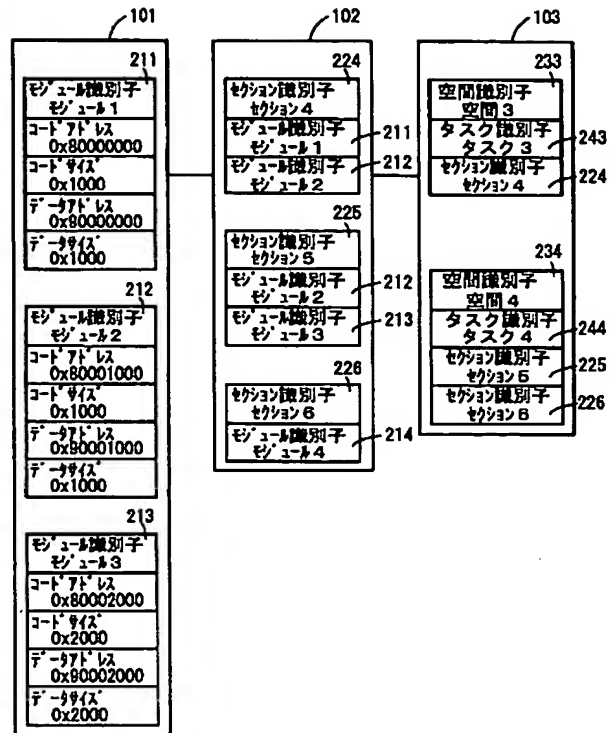
【図 7】



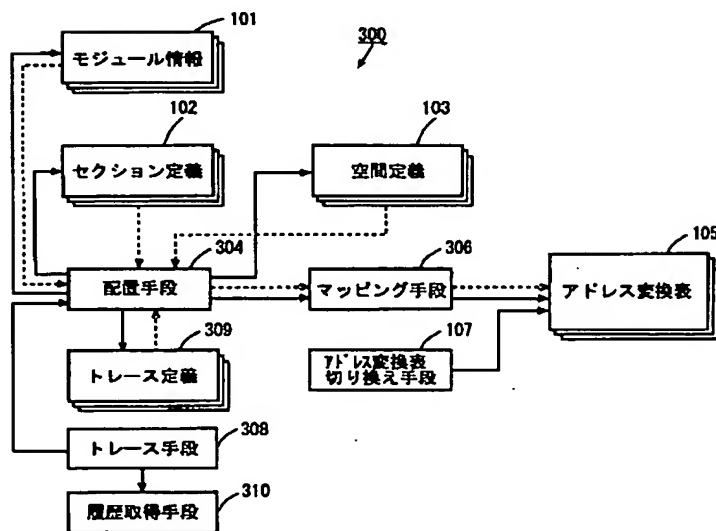
【図2】



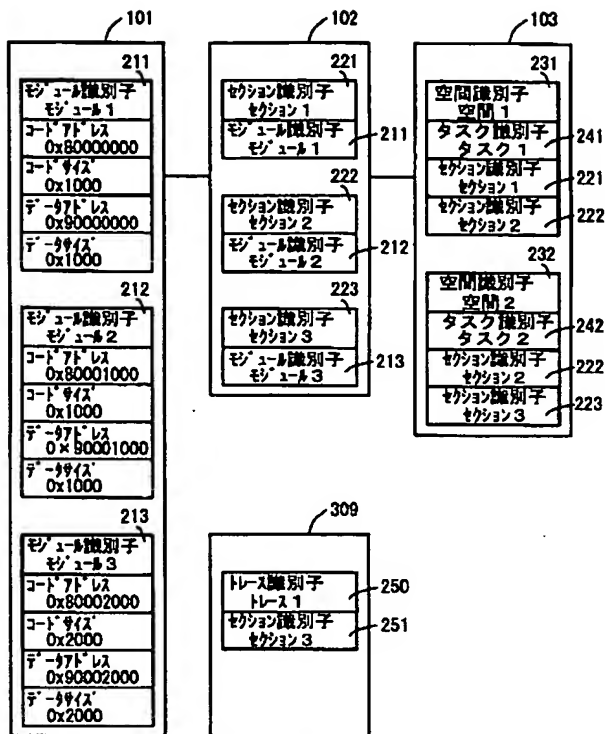
【図4】



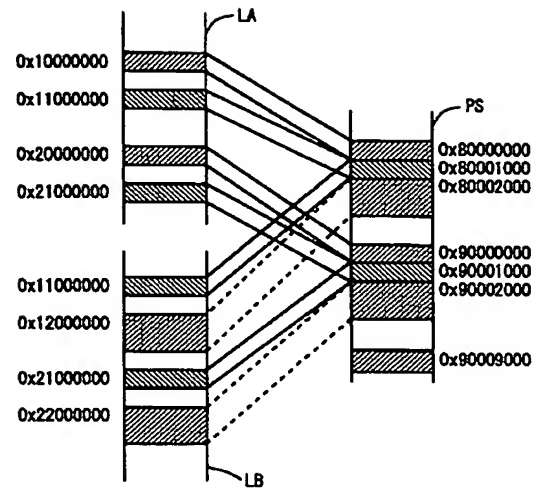
【図5】



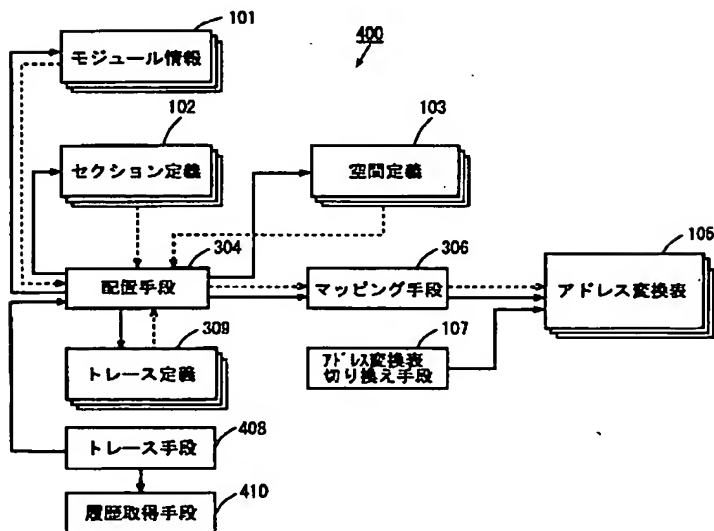
【図6】



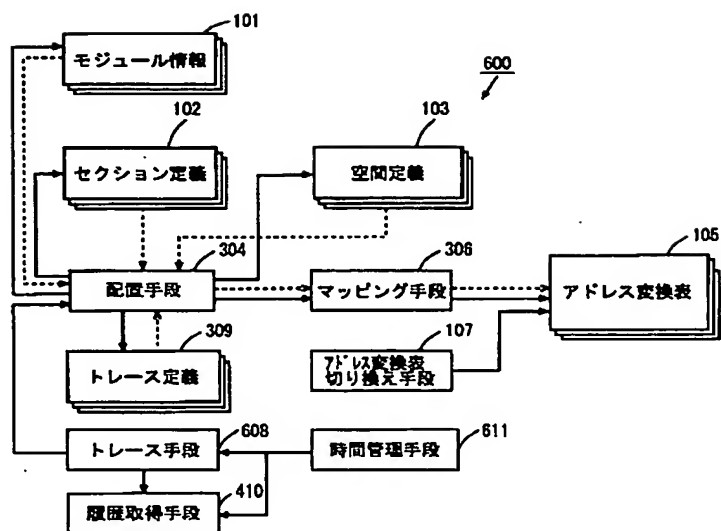
【図9】



【図8】



【☒ 1 0】



フロントページの続き

F ターム(参考) 5B005 LL04 MM32 SS14 VV12 VV24
5B017 BA06 BB08 CA01
5B042 GA23 GA33 GC08 HH30 JJ46
KK07 MA08 MC03 MC15
5B060 AB26 AC06 KA10
5B098 AA04 GA04 GD04 GD14 JJ07
JJ08